

基于 MPC8260 的 HDLC 转 TDM 的多路复用器设计

A Design of Multi - Channel Multiplexer Based on MPC8260 for Changing HDLC to TDM

梅鲁海 (浙江机电职业技术学院 杭州 310053)

摘要:本文首先介绍了多路复用技术的基本原理,阐明了多路复用技术的独特优点,然后重点描述了一种基于 MPC8260 的 HDLC 转 TDM 的多路复用器的设计方法,包括设计思路、MPC8260 硬件结构、数据函数流程图、软件模型、EI 驱动等。

关键词:多路复用 HDLC EI

1 前言

为了提高整个广域网带宽资源的利用率,多路复用技术可通过带宽动态切换技术来实现视频业务带宽到数据业务带宽的切换,然后利用数据设备的带宽捆绑来提升带宽,即通过结合 TDM 和 IP 这两种技术的优点,同时解决了传输业务的 QoS 和带宽利用率的问题。

理层的带宽划分,以达到保证 QoS 的目的。如在 EI 线路上,把整个 EI 通道分为 32 个时隙,每个时隙分配 64Kbps 的带宽,其中 TS0 用于传输同步信号,TS16 用于传输 EI 信令信号,而 TS1 ~ TS15 和 TS17 ~ TS31 则打破了传统 TDM 技术时隙固定分配的方式,可以根据需要进行动态分配和使用。例如可以暂时分配 TS1 ~ TS4 给 4 路电话业务使用,TS5 ~ TS12 给数据业务使用,TS17 ~ TS31 给视频业务使用等,并随时进行重新分配。三种业务的时隙分割和动态分配原理如图 1 所示。

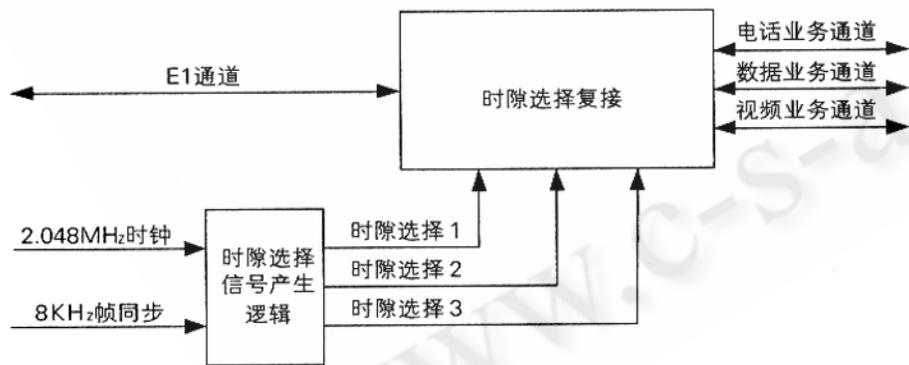


图 1 时隙分割和动态分配原理图

本文主要研究和探讨一种基于 MPC8260 的 HDLC 转 TDM 的多路复用器的设计方法,从而实现语音、数据和视频业务在同一条电路中的复用和传输,以提高和保障综合业务网的 QoS 与安全性。

本文论述的多路复用技术采用 TDM 和 IP 混合的技术进行组网,且具备带宽动态分配机制。其在专用网络中常采用与 SDH 线路配合的方式,即在 SDH 线路上利用 SDH 的可信道化线路和 TDM 技术进行基于物

2 基于 MPC8260 的 HDLC 转 TDM 的多路复用器设计

2.1 设计思想

多路复用技术可以实现在同一条 EI 线路上对语音、数据和视频业务时隙的动态和按需分配,其中的数据业务一般是以 IP 数据包的形式出现的,所以关键技术是对 IP 方式数据业务信号的处理和复用,即如何将 IP 数据包转换为 EI 线路上的 TDM 时隙数据。我们知道在 OSI 的分层参考模型中的物理层完成的只是透明的比特流传输,当需要在一条线路上传输 IP 数据业务时,除了必需的物理线路,还需要相应的通信协议来支持和控制数据的传输,数据链路层则在 IP 数据包从网络层转换到物理层的 EI 比特流的过程中,起了决定性的承上启下作用。多

路复用技术的关键是如何来进行软硬件的系统设计, 从而实现数据链路层的控制协议, 进而完成 IP 数据包与 TDM 时隙数据间的转换, 如图 2 所示。

通常 1 路 HDLC 数据仅通过 1 路 E1 信道传输, 但是如果 HDLC 数据的速率很大, 1 路 E1 信号的带宽不足, 那么 HDLC 数据就要分接到多路 E1 信道中传输, 接收

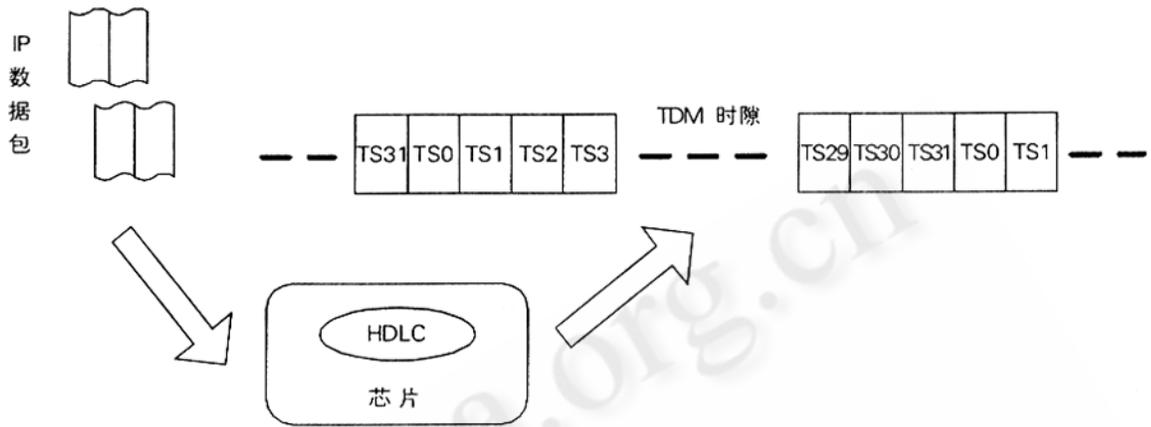


图 2 IP 数据包与 TDM 时隙数据转换示意图

在实际的网络设计或整机的内部通信系统设计中, 普遍使用到数据链路控制协议 HDLC。HDLC 是一个在同步网上传输数据并面向位的数据链路层协议, 具有透明传输、可靠性高、传输速率高以及灵活性高等特点。它采用点对点或多点连接的主/从结构, 要求每个从站都有唯一的地址, 从站只有在允许通信时才能且只能和主站通信, 这就消除了串行线路上由于几个从站同时发送引起冲突的可能性, HDLC 的帧结构如图 3 所示。

端再把多路 E1 信号合路恢复出 HDLC 数据, 合路过程要求多路 E1 信号完全同步, 而实际线路中各路之间有不同的延迟, 这就要求系统具有延时缓冲能力。为了实现复帧同步, 还需要对每一个复帧加上标号, 即复帧定位码。由于 HDLC 数据是按比特分接在多路 E1 信道中传输, 那么在接收端就必须按照发送时分接的顺序将多路 E1 信道中的信息位按比特复接成 HDLC 数据, 所以各路 E1 也需要一个代表分/复接顺序的路标号。

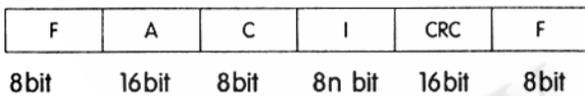


图 3 HDLC 帧结构

图 3 中, F: 标志位, 每个 HDLC 帧以 8 位序列 (01111110) 标志帧的开始和结束, 这是 HDLC 中仅有的两个包含连续六个 1 的可能组合。A: 目的地址位, 用于指示报文发往何站。C: 控制位, 用于系统初始化、标志帧的序号, 并在报文发送完成后通知从站响应, 对以前发送帧进行应答。I: 信息域, 是可选的, 如果信息存在, 它必须有 8 位整数数量的长度。CRC: 帧校验位, 长度为 16 位或 32 位, 帧校验序列用于对帧进行循环冗余校验, 其校验范围从地址字段的第一比特到信息字段的最后一比特的序列。

2.2 MPC8260 的硬件结构

MPC8260 是目前先进的为电信和网络而设计的集成通信微处理器之一, 我们这里通过对 MPC8260 中的多路复用器的驱动设计和编程, 来实现数据链路层协议和完成 E1 线路上的多路复用。

MPC8260 是高速嵌入式 PowerPC 内核及网络和通信外围设备的高度集成, 有 2 个 CPU: 嵌入的 PowerPC 内核和通信处理模块 (CPM), 由于 CPM 分担了嵌入式 PowerPC 核的外围工作任务, 这种双处理器体系结构功耗要低于传统的体系结构的处理器。CPM 内含通信处理器 (CP) 的能力很强, 可以支持高比特率协议的通信; 有 2 个可同时传输的串行 DMA, 主要用于 60X 总线和本地总线的突发传输; 有 3 个全双工串行快速通信控制器, 支持 IEEE 802.3 和快速以太网协议、E3 速率的 HDLC 和全透明操作; 有 2 个多路复用器 (MCC), 可以在 8 个 TDM 上复用, 总计可处理 256 个

64Kbps 的 HDLC 或透明信道;有 4 个全双工串行通信控制器 (SCC),支持 IEEE 802.3/以太网、HDLC、UART、同步 UART、BISYNC 以及透明协议;有 2 个全双工串行管理控制器 (SMC),支持 GCI、UART 和透明操作;有 1 个串行外围接口 (SPI);有 1 个 I2C 总线控制器;有 1 个时隙分配器 (TSA);支持来自 4 个 SCC,3 个 FCC 和 2 个 SMC 的数据的复用;具有虚拟 DMA 功能;在片内有 24K 字节的双口 RAM。

MPC8260 的内部结构如图 4。

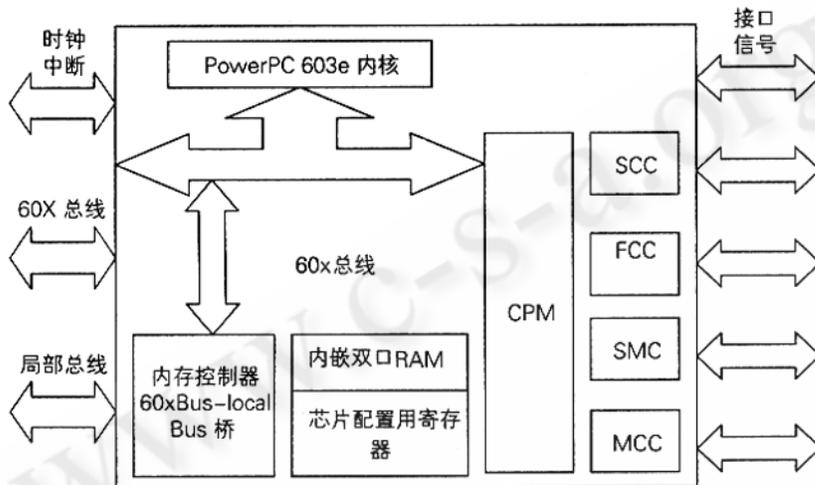


图 4 MPC8260 内部结构图

2.3 多路复用器的数据函数流程

MPC8260 中的一个多路复用器支持 128 个独立的时分复用通道,每个复用器对应一个 SI 模块,可以与 SI 模块的 4 个 TDM 中的任何一个进行通信。一个 TDM 占用 32 个复用器通道,复用器通过相应的 SI 模块与 TDM 相连,确定时隙与多路复用器通道的映射关系,这样就可以实现数据的收发,即复用器通道的 FIFO 与 TDM 的数据线之间的直接传送。一个复用器支持 128 个独立的数据链路控制协议通道,接收与发送相互独立,支持 256 个有独立 BD 表的 DMA 通道。其控制 FIFO 的参数位于 DPRAM 中,BD 表位于外部存储器中。在工作时,复用器通道的 FIFO 触发 CPM。CPM 通过一系列与复用器相关的数据结构来实现对复用器 FIFO 的管理,包括复用器 Global Parameter 在全局上管理复用器的各个通道,设定通道的接收限制和参数及寄存器的基础指针;Channel-Specific Parameters 用于设置单个的复用器通道的 FIFO,设置此通道发送/接收

数据的相关寄存器及方式。

初始化工作使系统处于准备好状态,主要包括对 SI 模块的初始化、配置 TDM、对数据结构的初始化、对发送/接收缓存描述字的初始化和中断初始化等。在驱动层,初始化 EI 接口过程主要分两步:首先,初始化整个多路复用器,主要是用于初始化复用器全局相关的一些参数,同时将所有的时隙全部绑定成未使用状态到 unuse_channel。这部分工作在开发板的启动过程完成。其次,在启动成功之后,根据用户给定的 EI 配置信息创建 EI channel,这里需要事先卸载绑定未使用时隙的 unuse_channel。在创建 use_channel 成功后,用户所配置的 EI 链路并没有开始发送和接收数据,多路复用器驱动需要重新绑定 EI 上的未使用时隙到 unuse_channel 上。在 use_channel 和 unuse_channel 创建成功之后,再启动用户配置的 EI channel 链路,这样,在用户配置的 EI use_channel 链路上,复用器硬件才会开始进行数据收发,但在 unuse_channel 链路上,始终不存在数据的收发。

发送数据就是将 Mblk 中的数据填到发送 BD 中,然后通过指定的通道发送出去。接收数据就是从接收 BD 中取出已接收到的数据,并送到上层进行继续处理。当处于接收状态时,数据首先进入 FIFO,当接收 FIFO 充满时,CPU 向 MCC 发请求,并由 CPM RISC 处理该请求,然后通过写 SDMA 将数据按照缓存描述符的指示存入指定的缓存中。缓存描述符是进行数据收发的基础,它由三个部分组成:头 16 个比特用来描述收发的状态模式;接下来是数据长度描述符,表示即将存入缓存的数据长度;最后是数据指针,它指向即将存入数据的缓存。发送过程与接收基础上是一样的,通过缓冲描述符,能够正确读写缓存,发送函数流程如图 5 所示。

2.4 多路复用器的软件驱动模型

多路复用器驱动设计的软件模型如图 6 所示。

图 6 中用箭头表示调用关系,其中 send interrupt 需要处理 send 留下的一些数据。模块内部的调用比较少,模块的事件都是靠上层来触发。如上层调用 init 模块来对驱动进行初始化;上层调用 open/close 或 start/stop 来开启/停止我们的驱动;有数据要发送时,

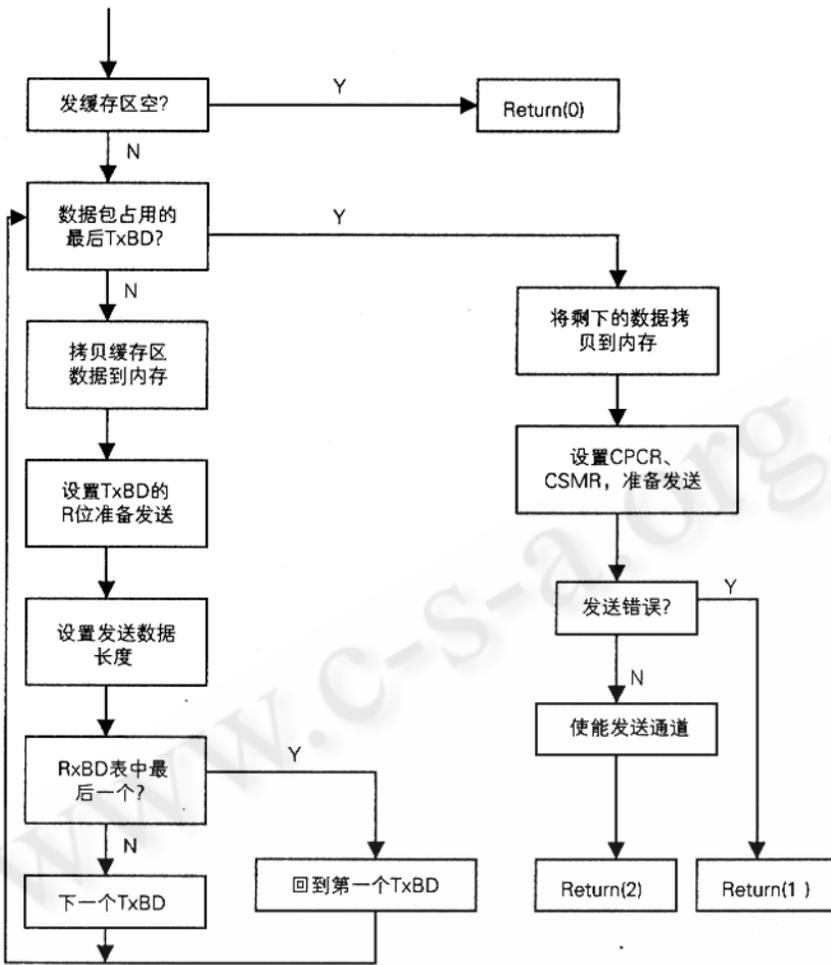


图 5 发送函数流程图

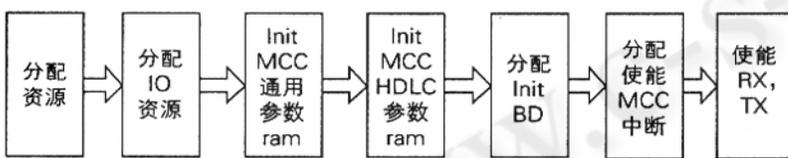


图 7 硬件操作原理图

上层调用 send; 线路有数据包到时, 产生中断, 通过中断调用驱动的 receive, 驱动的 receive 通过上层的钩子函数, 把数据包送到上层。

软件模型中的硬件操作原理如图 7 所示。

图 7 中的分配资源操作主要是初始化一些软件变量, 为 BD 分配内存, 分配 IO 引脚操作是根据硬件 PCB 把 GPIO 口初始化成多路复用器 HDLC 专用的信号引脚。

2.5 多路复用器的 EI 驱动

EI 驱动在功能上主要由两部分组成, 即数据的发送和数据的接收。数据的接收过程是首先从物理层上接收串行比特数据, 再经 TDM 转换成并行的各通道数据, 然后处理各通道接收到的数据, 并通过回调函数将收到的数据传送到网络层进一步处理; 数据的发送过程是将网络层送下来的各个通道的并行数据发送到 TDM, 再转换成串行比特数据流, 然后送到物理层发出去。假设使用 2 个复用器实现对 4 对 EI 标准信号的采集分路, 8 路符合 EI 标准的数据进入 MPC8260, 在 MPC8260 内部分成两部分, 第一部分由 MCC1 控制, 第二部分由 MCC2 控制。对于 MCC1 控制的 4 路 EI 数据, 用通道配置寄存器编程分成 128 路。在 64MB 的 SDRAM 中, 复用器为每一路数据分别分配了一个接收缓冲区和一个发送缓冲区。当一个 EI 中的一个通道有数据时, MPC8260 首先确定此 EI 是属于哪个复用器控制, 然后确定是属于 4 个 TDM 中的哪一个控制, 在这一级可以通过编程寄存器灵活分配。在找到自己所在的 MCC 以及所在的 TDM 后, MPC8260 可以根据数据是透明方式或 HDLC 方式采取不同的处理。最后根据内部定义的各种参数, 将进来的数据处理后传到预先分配好的缓冲区中, 通过 60x 总线送到主机内存中并存储, 完成一路 EI 数据中的一个通道的独立采集处理。

3 结语

除上述设计外, 基于 MPC8260 的 HDLC 转 TDM 的多路复用器设计还包括其它数据结构及实现、函数调用和数据流程设计等。总之, 采用多路复用技

(下转第 68 页)

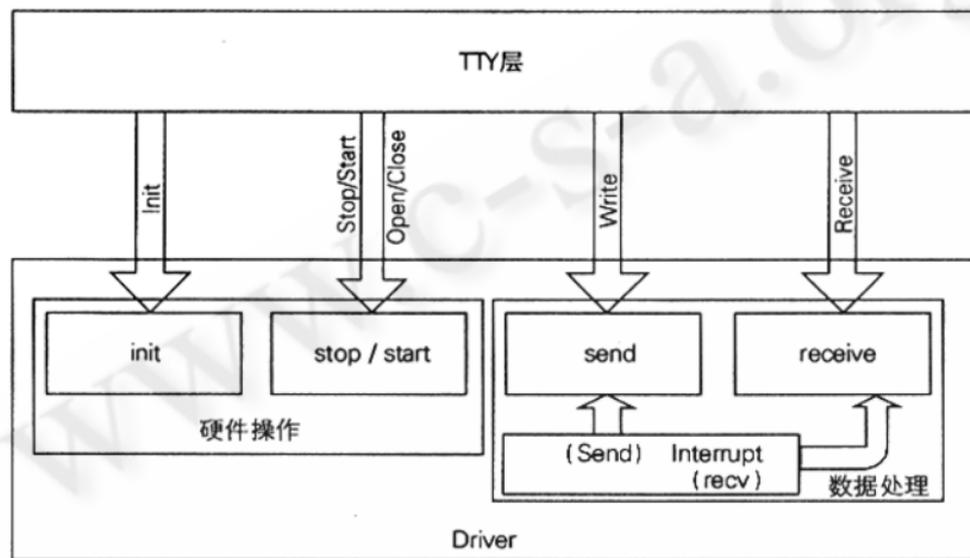


图 6 软件模型图

术可以融和 IP 和 TDM 两种技术的优点,其实现效果远

好于纯 IP 方式的技术,不会出现 IP QoS 中遇到的处理能力限制的问题。多路复用技术也支持 IPsec 系列协议,可以对 IP 报文或数据载荷进行不同级别的加密和认证,防止信息损坏或伪造,确保数据信息传输的安全性。由于 EI 体制的传输资源非常容易获得,灵活利用现有的丰富的 EI 信道来传输 HDLC 数据,可以节约大量的传输成本和费用。

参考文献

- 1 孙玉,数字复接技术,北京:人民邮电出版社,1992.
- 2 张辉、曹丽娜,现代通信原理与技术,西安:西安电子科技大学出版社,2002.