

# WinCE 下 ARM+FPGA 系统<sup>①</sup>

谢印忠

(临沂大学 信息学院, 临沂 276005)

**摘要:** ARM 嵌入式单片机和 FPGA 逻辑电路组成的系统平台是实现仪器仪表便携式、智能化发展的重要方法。系统设计的核心为 ARM 对 FPGA 进行管理控制。通过分析 ARM 的外围总线与 GPIO 研究, 设计出 FPGA 通过数据总线交换数据、GPIO 完成状态传递的直接连接方式, 有效利用了 ARM 处理器的地址资源, 简化了接口电路; 通过研究 Windows CE 系统驱动程序原理和编程, 设计了简化的 Windows CE 对数据总线和 GPIO 驱动过程, 节省了系统资源, 完成了 ARM+FPGA 系统的多通道数据采集系统应用开发。

**关键词:** 便携式仪表; 数据总线; 驱动; 操作系统

## ARM+FPGA System Based on Windows CE

XIE Yin-Zhong

(School of Informatics, Linyi University, Linyi 276005, China)

**Abstract:** The embedded platform based on ARM and FPGA of real-time controlling is an important method to intelligent and handy instruments. The kernel of the system design is to manage and control FPGA by ARM processor. The operate principle of data bus and GPIO is analyzed, and then changing data by data bus, changing state for FPGA is designed. The designs simplify the interface circuit. The drivers' principle and program technique is researched. The simplification programs of data bus and GPIO are designed to economized system resource. The application multi-data collection system with ARM+FPGA system is provided.

**Key words:** portable apparatus; data bus; driver; operating system

当前便携式测量仪器仪表发展趋势是开放式、集成度和实时性。普通单片机速度较低功能较弱, 实时性差, 对数据的处理加工能力有限, 难以达到较高的技术指标; 基于通用计算机的 PC 仪器, 价格成本较高, 且体积庞大、携带不方便, 不适合移动操作。利用嵌入式单片机+FPGA 的架构方案具有速度快, 功能丰富, 成本低廉, 高实时性等特点, 在测量仪器仪表领域受到越来越多的重视<sup>[1-3]</sup>, 研究 Windows CE 下 ARM+FPGA 系统设计仪器仪表领域具有重要意义。

## 1 系统组成

设计中多通道数据采集系统组成如图 1 所示。采

用嵌入式处理器 ARM(Advanced RISC Machines)来进行系统控制和数据处理, 芯片是三星公司的 S3C2440A; FPGA (field programmable date array) 进行逻辑信号输出和数据采集、缓冲等, 芯片使用 Xilinx 公司的 XC2S50。FPGA 通过数据总线与 ARM 处理器进行数据传输, 通过 GPIO 口同 ARM 处理器进行状态传递。这种结合系统构架, 与使用单独 ARM 处理器相比, 具有更高的数据采集频率和复杂逻辑信号产生及可扩展性。软件环境采用抢先式多任务的 Windows 32 位嵌入式操作系统 Microsoft Windows CE 5.0<sup>[6]</sup>。

本系统总体分成三部分: 相关 Web 页面获取模块、Web 信息抽取模块、知识表示模块。系统总体框图如

① 基金项目:国家自然科学基金(A030801)

收稿时间:2011-06-30;收到修改稿时间:2011-08-07

图 1 所示。

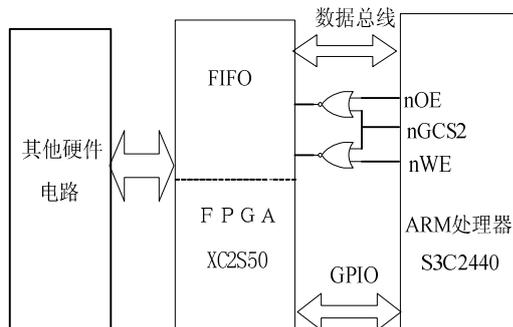


图 1 多通道数据采集系统组成

## 2 WinCE和ARM处理器的地址空间管理分析

### 2.1 WinCE 地址空间

Windows CE 5.0 操作系统是保护模式的多任务 32 位操作系统, 虚拟地址空间为 4G, 取值范围从 0 地址到地址, 这 4GB 的虚拟地址空间又被分为 2 个 2GB, 如图 2 所示。

2GB 内核空间	内核地址: 内核页, Trap及其他	0xFFFF FFFF
	静态映射的虚拟地址: OEM附加	0xE400 0000
	NK.EXE	0xC400 0000
	未使用	0xC200 0000
	非缓冲静态映射虚拟地址	0xC000 0000
	缓冲的静态映射虚拟地址	0xA000 0000
2GB 用户空间	Slot 63:资源映射	0x7FFF FFFF
	Slot 33~62: 对象存储和内存映射文件	0x7E00 0000
	Slot 2~32: 进程	0x4200 0000
	Slot 1: XIP DLLs	0x0400 0000
	Slot 0:当前进程	0x0200 0000
		0x0000 0000

图 2 WinCE 内存地址空间

由图中可以看出, 低地址 2GB 是用户空间, 供应用程序使用, 被分成 64 个 32M 的槽 (slot), 其中 Slot 0 为当前运行进程的映射, Slot 1~32 保留给要加载的每一个进程, Slot 33~63 来完成对象存储和内存映射以及资源映射;高地址 2GB 是内核空间, 供 WinCE 操作系统本身使用。

有两段专门用作静态映射的虚拟地址:0x8000 0000~0x9FFFFFFF 是缓冲的, 0xA0000000~0xBFF

FFFF 是无缓冲的, 即物理地址被映射到内核的虚拟地址时一般会被映射两次, 分别映射到缓冲的静态映射虚拟地址和非缓冲的静态虚拟地址, 两者虚拟地址相差 0x2000 0000。

### 2.2 ARM 处理器地址空间

ARM 是嵌入式领域中应用最为广泛的精简指令集计算机(RISC, Reduced Instruction Set Computing)微处理器结构, 具有体积小、重量轻、资源丰富、可靠性高, 价格便宜等优点, 该体系使用单一的平板地址空间, 该地址空间的大小为字节(4GB), 带有存储管理单元 (MMU, Memory Manage Unit), 在 MMU 启动后, CPU 将不能直接访问外设 (实地址), 在 OEM Address Table 中定义物理地址到虚拟地址间的映射关系或者是操作系统启动后调用函数 Create Static Mapping 和 NK Create Static Mapping 来实现从虚拟地址到物理地址的静态映射, 由操作系统内核用于 ISR( Interrupt Service Routine)访问设备。

由 S3C2440 数据手册知道, 外部存储器分成 8 个 bank 地址空间, 每个 bank 地址空间组为 128M 字节, 其中 bank0~bank6 都采用如表 1 所示的固定起始地址, Bank 7 具有可编程的起始地址和大小。在 Platform Builder 定制系统的 OEM Address Table 中可以找到表 1 所示的映射关系<sup>[7]</sup>。

表 1 物理地址与虚拟地址对应关系  
表1 物理地址与虚拟地址对应关系

虚拟地址		物理地址	空间说明
有缓冲	非缓冲		
0x 8200 0000	0xA 200 0000	0x 0800 0000	BANK1
0x 8400 0000	0xA 400 0000	0x 1000 0000	BANK2
0x 8600 0000	0xA 600 0000	0x 1800 0000	BANK3
0x 8800 0000	0xA 800 0000	0x 2000 0000	BANK4
0x8A 00 0000	0xAA00 0000	0x 2800 0000	BANK5
0x8C 00 0000	0xAC00 0000	0x 3000 0000	BANK6
0x 9080 0000	0xB 080 0000	0x 4800 0000	Control register
0x 9160 0000	0xB 160 0000	0x 5600 0000	I/ O Port Register

### 2.3 系统中 FPGA 地址空间映射

由于 FPGA 是基于 RAM 结构的大规模逻辑电路, 内部有 RAM 模块, 设计中 FPGA 的数据传输看作 ARM 存储器类型的总线设备读写, 将 FPGA 芯片的片选信号连接 nGCS2 引脚 (BANK2), 其起始地址为 0x1000 0000。通过上述知识分析出 FPGA 所在的总

线地址被虚拟映射到 0x8400 0000(缓冲的),非缓冲虚拟地址为 0xA400 0000; I/O 端口配置寄存器的物理地址从 0x5600 0000 虚拟映射到 0x9160 0000 和 0xB160 0000。

### 3 WinCE下对FPGA操作编程

应用程序要对 FPGA 进行操作可以通过映射后的虚拟地址读写。采用非缓冲的虚拟地址操作。研究中 FPGA 与 ARM 数据交换是通过其内部的数据缓存器 FIFO (First In First Out) IP 核 (Intellectual Property, 知识产权集成电路芯核) 在 ARM 数据总线上完成, 软件流程如图 3 所示。主要过程函数解析如下:

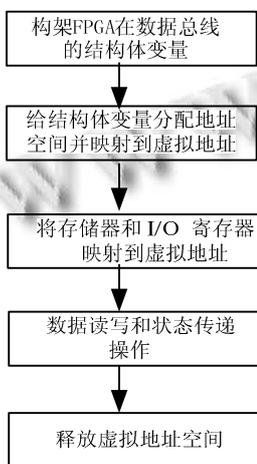


图 3 对 FPGA 操作软件流程图

① 构架 FPGA 在总线结构体并定义结构体变量  
`#define FPGA _BUS (PVOID) 0xA4000000 //`  
 定义, 对应 nCS2 (BANK2)

```

typedef struct {
    unsigned int m_write; //向 FPGA 写数据地址入口
    unsigned int m_read; //从 FPGA 读数据地址入口
}FPGAAdd;//总线结构体
volatile FPGAAdd*v_fpgaAdd;//定义总线结构体变量
    
```

② 利用 Win32 的 VirtualAlloc 函数在当前进程的虚拟地址空间中保留或者提交空间。

```

v_fpgaAdd=(volatile FPGAAdd*)VirtualAlloc(0,
sizeof(FPGAAdd),MEM_RESERVE,PAGE_NOACCESS);
    
```

//虚拟地址的起始地址指针为 0; 大小为结构体变量 FPGAAdd 长度; 类型为 MEM\_RESERVE, 存取

保护 (PAGE\_NOACCESS)

```

if(v_fpgaAdd==NULL)//判断提交是否成功
{
    DEBUGMSG(1,(TEXT("v_fpgaADD is not
allocated\n\r")));
    return TRUE;
}
    
```

③ 绑定物理地址到静态映射虚拟地址

```

if(!VirtualCopy((PVOID)v_fpgaAdd,
(PVOID)FPGA_BUS,sizeof(FPGAAdd),
PAGE_READWRITE|PAGE_NOCACHE))
{
    DEBUGMSG(1,(TEXT("v_fpgaAdd is not mapped\
n\r")));
    return TRUE;
}
    
```

//绑定并判断是否绑定成功。虚拟地址目的指针 v\_fpgaAdd; 源物理地址指针 FPGA\_BUS, 大小与 VirtualAlloc 提交空间相同; 类型同 VirtualAlloc;

④ 通过以上 3 步后, 对结构体变量 v\_fpgaAdd 的操作将直接同对应的总线相关联。如对 FPGA 进行数据读取和写入操作:

```

v_fpgaAdd->m_int=tmp;//将数据 tmp 写入 FPGA
tData[i]=v_fpgaAdd->m_data;//从 FPGA 读入数据送到数组 GetData
    
```

⑤ 通过 GPIO 口的状态传输,类似于上面总线操作步骤。因为在 BSP 中的 S2440.h 文件中有 GPIO 的寄存器结构体, 可以直接定义结构体变量:

```

Volatile IOPreg* v_pIOPRegs[8];
    
```

其他操作与并行总线类似。

⑥ 操作完毕后, 调用 VirtualFree 函数释放内存。

### 4 系统软件设计

ARM 与 Windows CE 模块下用户测试软件在 EVC (Embedded Visual C++) 环境下完成,主要完成系统初始化、用户信息交流、向 FPGA 发送指令或数据、从 FPGA 读回状态和数据、数据处理、结果显示和保存等。FPGA 模块设计中采用 Verilog HDL 语言开发,在 ARM 控制下的逻辑状态(波形或数据)输出、数据采集、并将采集数据或状态送回 ARM 模块。如图 4 所示。

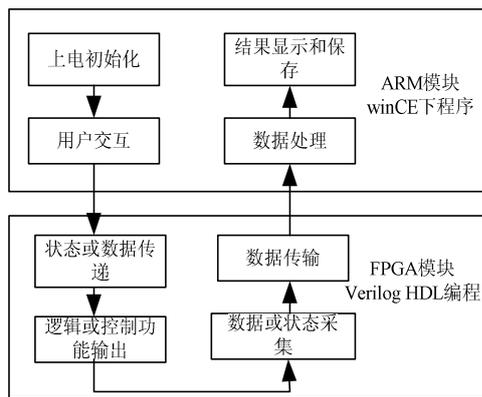


图 4 系统软件设计框图

实践中利用该系统完成了高速数据采集系统的设计。系统人机交互界面如图 5 所示。

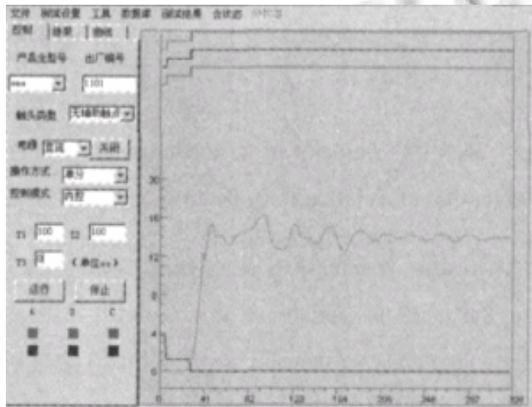


图 5 实际采集系统工作界面

## 2 结语

采用 ARM 与 FPCA 相结合的主从设计模式,发挥了 ARM 稳定性好,对硬件接口控制能力强的优势,又体现了 FPCA 在系统逻辑控制及高精度数据采集方

而的特性。采用 Windows CE 及 EVC 环境下 MFC 开发的测试软件界面更为友好、数据管理更为方便。通过研究解决了 Windows CE 操作系统下利用 EVC 编程应用程序时物理地址读写编程的困难,研究 Windows CE 系统下的软件设计在 ARM+FPGA 系统中的应用,对便携式、智能化、实时性仪器仪表深入开发有指导性意义。

## 参考文献

- 1 田家林,陈利学,寇向辉.基于 ARM 与 FPCA 的嵌入式数控系统设计.机床与液压,2003,(6):322-325.
- 2 朱晓鹏,肖铁军,赵惠.ARM+FPGA 的实时数据采集系统设计.计算机工程与设计,2009,30:3088-3090.
- 3 刘尧猛,马永军,丁忠林.基于 ARM9 和 FPGA 的嵌入式数字示波器.计算机应用与软件,2010,3:84-86.
- 4 Kayankit W, Suntiromhuth W. Hardware/software co-design for line detection algorithm on FPGA. 6th International Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology. ECTI-CON 2009, 2009: 604-606.
- 5 杨林楠,李红刚,张丽莲,等.基于 FPGA 的高速多路数据采集系统的设计.计算机工程,2007,(4):246-248.
- 6 张冬泉,谭南林,王需梅,等.Windows CE 实用开发技术.北京:电子工业出版社,2006.
- 7 张新房,吕跃刚,徐太平,等.使用 Platform Builder 配置 Windows CE 操作系统.单片机与嵌入式系统,2002,(10):8-10.
- 8 温育峰,孙书鹰,毕博.Windows CE 下 I/O 操作方法研究.科学技术与工程,2008,9(17):5039-5041.
- 9 Chen HB. A Method for Calibrating the Ground-based Triple-channel Microwave Radiometer. In Micro. Radiomet. Remote Sens. Earth's Surf. Atmosphere (Eds: Pampaloni P, Paloscia S.). VSP 2000: 365-369.
- 10 Pihlflyckt J. Control and Measurement System for Multi-channel Microwave Radiometer. Russia: Helsinki University of Technology. [2007-02-12]. <http://lib.tkk.fi/Dip-1/2007/urn007760.pdf>

(上接第 259 页)

- 现.仪表技术与传感器,2000,(8):44-46.
- 5 李书泽,张武高,张荣荣,等.高精度铂电阻测温电路优化设计.工业仪表与自动化装置,2005(1):26-28.
  - 6 张志勇,辛长宇,朱玉龙,等.Pt100 温度传感器非线性的补偿方法与电路实现.电子器件,2007,30(6):2189-2191.
  - 7 计量测试技术编写组.计量测试技术手册.北京:中国计量出版社,1997.
  - 8 戴义保,陈多磊.高精密度温度测量的研究与实现.自动化仪表,2003,24(3):24-27.