Zynq-7000 平台上的 MIMO 系统的时频同步^D

詹 胤,周渊平,张 健

(四川大学 电子信息学院, 成都 610065)

摘 要: 在目前的通信技术当中, MIMO技术优势明显. MIMO通信系统使用多个发射天线和接收天线, 充分利用 空间资源, 在不增加频谱资源和天线发射功率的前提下改善通信质量、提升信道容量. 然而在 MIMO 通信系统中, 时频同步问题将会极大影响通信系统的性能. Zynq-7000 是新一代可编程片上系统, 包含了 ARM 处理器以及 FPGA, 为开发者提供了良好的软件无线电开发环境. 本文将于 Zynq-7000 平台搭建 MIMO 通信系统, 提出一种 时频同步算法, 以及实现流程. 同时系统测试表明, 该算法有效提升了系统性能. 关键词: Zynq-7000; MIMO 通信系统; 时频同步; 软件无线电

Synchronization of Time and Frequency of MIMO System on Zynq-7000

ZHAN Yin, ZHOU Yuan-Ping, ZHANG Jian

(School of Electronic Information, Sichuan University, Chengdu 610065, China)

Abstract: In the current communications technology, MIMO has a significant technological advantage. MIMO communication system applies multiple transmit antennas and multiple receive antennas. And it makes full use of space resources to improve the quality of communication and to enhance channel capacity under the condition of no increasing spectrum resource and the power of the transmission. However, the offset of the time and frequency will influence the performance of communication system largely. The Zynq-7000 is a new generation of programmable system on chip, which includes the core of ARM processor and integrated FPGA to provide a well software radio development environment. This paper presents a MIMO communication system on the Zynq-7000 platform with an algorithm of time and frequency synchronization and the processing of the implementation. The system tests demonstrate that the algorithm promotes the performance of the communication system.

Key words: Zynq-7000; MIMO communication system; time and frequency synchronization; software radio

随着 Internet 的 MIMO(Multiple-Input Multiple-Output)通信系统中,在发射端和接收端分别使用多个 发射天线和接收天线,通过空间分集技术来缓解无线 信道的不稳定衰落造成的性能下降,达到改善通信质 量的目的^[1].同时 MIMO 技术能够充分利用空间资源, 在空间中产生独立的并行信道传输多路数据,有效提 高了信息传输速率,即在不增加带宽的前提下提高了 频谱效率,优势明显.

Zynq-7000 系列是 Xilinx 推出的最新可编程逻辑 平台,包含了处理器系统 PS(Processing System)以及 可编程逻辑 PL(Processing Logic)两部分. PS 部分亮点 在以Cortex-A9 双核处理器为核心的完整的 ARM 处理 子系统,以处理器为中心,搭建了内存控制器和大量 外设接口,使得 ARM 核心可以在 Zynq-7000 系统中完 全独立工作.而 PL 部分本质就是 Xilinx FPGA.在受 ARM 处理器控制的情况下,此部分用于扩展系统功能, 可看作具有可重配置功能的外设.也可以看作与 ARM 对等的主设备,主动与外部交换数据,进行存取、运算 等处理,给系统带来更多灵活性^[2].

同步技术是任何一个通信系统都要面临的实际问题,同步的性能将极大影响通信系统整体性能的好坏. 一个优秀的同步算法是数据得到可靠传输的前提,因

基金项目:高等学校博士学科点专项科研基金(20130181110006)
 收稿时间:2016-05-27;收到修改稿时间:2016-07-07 [doi: 10.15888/j.cnki.csa.005608]

²⁶⁰ 研究开发 Research and Development

此在进行信号检测之前对与定时和频偏进行有效同步 很有必要.本文将介绍在 Zynq-7000 平台下的 MIMO 通信系统中的时偏同步方法的实现.

1 MIMO通信系统模型

假设现有 MIMO 通信系统在平坦衰落信道下具有 N_t个发射天线和 N_r个接收天线,那么系统的接收信号 可以表示为

$$y = Hx + n \tag{1}$$

式(1)中*H*为阶的信道矩阵, x为 N_t ×1阶的发射信 号矩阵, n为 N_t ×1阶的高斯噪声矩阵, 其为服从(0, σ^2)分布的高斯分布.



图 1 MIMO 系统模型

基带调制完毕的信号流经过串并变换为*N*,路子信号流,在每路长度为*N*,子信号流前添加两个长度为*K* 且相同的训练序列,打包成长度*N*=2*K*+*N*,的帧结构(如 图 2).



在接收端每根接收天线接收到的所有*N*_t根发送天 线发送的信号,接收信号会首先完成定时偏移估计以 及频率偏移估计,估计完成后进行定时和频率同步补 偿,再将信号送入之后的信道估计以及检测算法中^[3]. 假设时偏和频偏在每个信号帧的传输时间内保持不 变,在平坦衰落信道下第 *k* 根接收天线所接收到的信 号可以表示为:

$$y_{k}(n) = \sum_{m=1}^{N_{i}} h_{m,k} \exp(\frac{j2\pi n\varepsilon_{m,k}}{N_{fi}}) x_{m}(n-\delta_{m,k}) + z_{k}(n)$$

$$n = 1,2K, N$$
(2)

上式中 y_k(n)为第 k 根接收天线在时刻 n 接收到的

数据符号, $h_{m,k}$ 为第 m 根发射天线到第 k 根接收天线的 信道增益. $\varepsilon_{m,k}$ 和 $\delta_{m,k}$ 分别为第 m 根发射天线传输到第 k 根接收天线的数据符号的频率偏差和定时偏差.

2 定时同步

2.1 CAZAC 序列性质

CAZAC(Constant Amplitude Zero Auto Correlation) 序列,即恒包络零自相关序列.作为复数值的数学序 列,当其作为无线电信号发射时,该电磁信号具有恒 定幅度的性质.同时,该序列任意循环位移后的序列 互相正交,也就是通过原序列任意循环 n 位移产生的 新序列都与原序列零相关^[4].最后,其傅立叶变换后 序列性质保持不变.定义如下:

$$X_{i} = \begin{cases} e^{j\frac{\pi}{N}i^{2}k}, N为偶数\\ e^{j\frac{\pi}{N}i(i+1)k}, N为奇数 \end{cases}, i = 0, 1, ..., N - I$$

其中 k 与 N 互质.

2.2 定时同步算法

通过上述特性,我们可以在接收到信号帧后判断 起始符号的位置.即把接收序列与本地已知的训练序 列做滑动相关,由于CAZAC序列的零自相关特性,当 相关峰大于判决门限时我们可以得到起始符号的位置. 则第根天线上的判决度量如下式:

$$P_{k}(d) = \frac{\left|\sum_{m=0}^{K-1} r_{k}(d+m)c^{*}(m)\right|^{2}}{\sum_{m=0}^{K-1} \left|r_{i}(d+m)\right|^{2} \sum_{m=0}^{K-1} \left|c(m)\right|^{2}}$$
(3)

上式中, *d* 为滑动相关的起始位置, *P_k(d*)为功率归 一化后第*k*根天线上的本地自相关判决度量, *c(m)*为本 地已知的训练序列^[5].

由与 CAZAC 序列本身良好的零自相关特性,在 接收端收到的信号与本地储存的训练序列经行滑动相 关处理时,会得到较好的相关峰值,能够做到准确定 位符号起始位置.

3 频偏同步

3.1 经典方法

通过定时同步,假设符号同步效果完美,我们能够得到信号的起始位置.假设归一化频偏为*ε*,则会引起每个符号相位偏差为 2*πnε*.此时,对于相隔*K*个采样点的相同训练符号来说,由频偏引起的相位差为

Research and Development 研究开发 261

 $\frac{2\pi K\varepsilon}{K} = 2\pi\varepsilon$. 由此可知对于长度为 *K* 的训练序列的 小数频偏估计为^[6]:

$$\hat{\varepsilon} = \frac{1}{2\pi} \arg \left\{ \sum_{n=0}^{K-1} r^*(n) r(n+d) \right\}$$
(4)

3.2 扩大估计范围

由于上述方法中使用 tan⁻¹()来实现 arg(),故归一 化频偏估计范围为 [- π , + π)/2 π = [-0.5, +0.5),可得 $|\hat{\epsilon}| < 0.5$,由此可知上述估计方法的范围有限,在此我 们需要更大范围的频偏估计技术.为了增大估计范围, 将训练序列在更短时间内进行重复,令整数 *D* 为训练 序列长度和重复样式长度之比.在时域上,发射信号 帧的开头以 *D* 个重复样式的训练符号组成,训练序列 总长度为 *K*,每个重复样式长度为 *K*/*D*^[7].此时,频偏 估计如下式:

$$\hat{\varepsilon} = \frac{D}{2\pi} \arg \left\{ \sum_{m=0}^{D-2} \sum_{n=0}^{K/N-1} r^* (n+mN/D) r (n+(m+1)N/D) \right\} (5)$$

这种技术能够估计出的范围扩大到 | *ɛ* | < *D* / 2, 估 计范围随着 *D* 的增大而增大,在保证 MSE 性能的条件 需要更多的采样点数来达到增大估计范围的目的.

3.3 改进频偏估计方法

连续发射两段相同的训练符号, 假设此时归一化频偏为 ε, 两段训练符号中相同位置的信号有如下关系:

$$r_1[n] = r_2[n]e^{j2\pi K \varepsilon/K} \longleftrightarrow R_1[k] = R_2[k]e^{j2\pi \varepsilon}$$
 (6)
此方法为频域频偏估计方法,同样也存在估计范

围问题,同样通过构造重复样式来扩大估计范围.

4 本文方案

4.1 方案简介

Zynq-7000 系列产品作为一种 AP SoC(All Programmable SoC)平台,内置 ARM+FPGA 架构体系,可根据工程需求灵活配置.本文主要介绍方案实现简介如图 3.



首先由片上系统读基带调制信号,经过成型滤波 后与训练序列打包为前文所述的帧结构之后,便通过

262 研究开发 Research and Development

DAC 配合天线进行传输. 接收端的天线接收到信号后, 经由 ADC 转化为数字信号, 传入片上体统进行检测处理.

4.2 软件平台

构建基于 Zynq 平台的 linux 操作系统,通过 SD 卡 能够在开机时启动并且独立于 FPGA,这里选择 ubuntu12.04 系统.搭建了以处理器为中心的开发流程, 根据需要可以灵活配置,通过 HDMI 接口使用显示器显 示,人机交互良好^[8].对于 Linux 操作系统来说,可利用 丰富的开源资源是其最大的优势及特点.并且 Xilinx 公 司以及它的联盟公司为 Zynq-7000 AP SoC 系列提供了 大量的 IP 软核,以及 ARM 处理器端裸机应用和 Linux 系统应用的驱动.本文通过对开源软件 iio-oscilloscope 的添加和修改,实现了符合实验需要的信号处理.



图 4 iio-oscilloscope 界面

图4为iio-oscilloscope的软件界面,已针对本实验的需要设计了相应功能. 左边的参数区域可以实现显示接收到信号的相应参数,包括当前工作模式、接收误码率(通过已知发送数据计算)、信号的传输速率. 右边的示波器区域可以实时显示信号的时频域图、频域图以及星座图.

接着在该接收软件的信号处理部分加上本文的时 频同步算法,流程如图 5 所示.

在射频信号转换为基带信号后,便开始进行同步 估计,由上文方法找到信号帧的起始位置后传入频偏 估计模块,在计算出频偏后补偿矫正得到时偏同步后 的信号传入接下来的信号处理部分.



通过修改开源软件 iio-oscilloscope 的核心文件 osc.c 可以实现本文算法, 在信号捕获模块后加入已编 写好的时偏同步模块代码, 编译软件无误后安装. 图 为安装正确后的信息.



图 6 安装信息

4.3 硬件平台

基于 Zedboard 平台的 MIMO 系统的硬件主要包括 AD9361 射频收发板、集成 PS 端、PL 端于一体的 Zedboard 开发板, PL 端主要负责射频信号收发及传输, PS 端主要负责接收信号后的同步和检测. 组成结构如 图 7 所示.



图 7 为整体硬件平台的基本结构. 在发射端, 首

先生成需要发送的调制信号(这里选择 QPSK 调制), 由文件形式读入 PS 端.加入训练序列之后,打包好帧 结构后通过 AXI 总线传入到 PL 端^[9],在 BBP(Base Band Processor)模块进行基带信号处理,再通过 FMC 接口发送至 AD9361,最后,经过成型滤波器后由 DA 转换为模拟信号通过 2.4G 频率的载波发送出去.接收 端同理,由 AD9361 接收到射频信号后,转换为数字 信号、解调至基带,在基带处理后经由 AXI 总线送回 至 PS 端, ARM 处理器将信号帧定时同步确定起始点, 补偿频偏,再由匹配滤波器,最后判决(这里选择 ML 检测算法)还原为初始的调制信号.



图 8 为 AD9361 和 BBP(Base Band Processor)之间 的硬件实现. 采用双端口半双工模式实现 MIMO 信号 传输系统. 在接收信号时刻, BBP 通过 DATA CLK 控 制,使得基带系统可以捕获来自 P0 D[11:0]和 P1_D[11:0]两个端口的数据.同样在发射信号时刻, AD9361 由 FB CLK 控制捕获 P0 D[11:0] 和 P1 D[11:0]两个端口上的数据. 每当数据采样值到达 时刻, 便由时钟信号捕获该数据. ENABLE 高低电平 控制每次数据传输的开始与结束, 当 ENABLE 为高电 平时,表示数据开始传输,当 ENABLE 回到低电平时, 则表示信号传输结束.而TXNRDX信号控制数据的传 输方向,每当 TXNRDX 为高电平时, ENSM(Enable State Machine Guide)改变总线的传输数据方向为从 BBP 向 AD9361 传输; 当 TXNRDX 为低电平时, 数据 传输则反向, 由 AD9361 向 BBP 传输, 由此决定此时 为发射或接收模式. 而 RX FRAME 和 TX FRAME 信 号为指出每帧的起始位置的数据,每当处于帧传输的 起始数据时发送一个高脉冲.

5 系统测试

在该平台系统中,采用 2 路发射天线与 2 路接收 天线的 MIMO 系统,以[11,Q1,I2,Q2]的结构构建 4 列 发射数据,分别表示第一路发射天线发射数据的实部 与虚部以及第二路发射天线发射数据的实部与虚部, 并选择 QPSK 调制生成数据^[10].并将原始数据保存至 接收端,用于计算系统误码率评价系统性能.

🕽 Application Mens 🐘 ADLDD Destrozopp 👫 401 HD On Recipe-Cap	
All Station Law	1014
a Group Ng	
partian Aug in & PACONNEDSA # Datag & Pathannal/Distribution of & State @	
Coreve Minis Dagram	
of Randald Scholar Languag Kare (MSP1) MILD Require activity. At Part Joint Faithah Postie: Backing	1.0
At ANT 2 AT ANTON 2 PORTONO 2 A THE ANTITY 2 D 2 W Downlaw	**
Estamatititico bisso basal 🖬 100	
871 872 W 1875	
Referencies Servette 19.85	
Prints (U.S.d. Prints 20.000	
Gan Control: sow, artists Gan Control: slow, artists	
Ear-DenvelMolasi mus atata * Ear-DenvelMolasi dina atata *	
👃 AD1041 / AD1041 Transmit Chain	
10 Bandard/(Mile: Sampling Rate (8197)2 13101 reparry/Mile: 40 Part Select Lookak Pullin	
TANK ALANDA DELONDER A B	
C Research of State Research	
The second	
Alexandrought Mark 7 Alexandrought Mark 7	100
Construction of the second sec	
👃 Frida Lattings	
Yananii (200	
ef admit-dduesre-ipt	
0(1 0)2	
000 Mode - DAC Italier (halped	
SAC Buffer Lettings	
File Selection	
🗋 grane 🦕 🙀	
tat Channels	
E thate	
F infum)	
Hereiter Hereiter	
🕊 veitagal	
Accelor AC1 EC1	
And Annual A	
Land and and the land and the	
	100
Raisod Lan age	
and the second s	

图 9 配置界面



图 10 实验场景

图 9 为软件界面,采用 DAC Buffer Output 模式, 选取生成好的数据文件进行发射.图 10 为实验实际场 景图片,在该实际通信系统环境下得到如下结果.

图 11 左图中, Moder1 选黑表示处于工作模式1 当中, 为经典频偏估计的模式, 右图中, Moder2 选黑表示处于工作模式2下, 加入了本文的优化频偏估计算法. 两种模式每次都接收100000 点后与已知原始数据

对比计算误码率,均在系统稳定工作(观察10组,任意 相邻 2 组数据偏差绝对值小于 0.1)的情况下,分别选 取了两个模式的稳定结果,误码率分别为 0.45183 与 0.017156. 可以看出改进的频偏估计对系统性能的提 升.



图 11 测试结果(截图)

同时,分别采集 4000 点数据,保存到 SD 卡导入 PC 中,采用 matlab 分析其星座图,两种模式的星座图 如图 12,也可看出改进的频偏估计有效提升了系统性 能.



图 12 星座图(截图)

6 结语

以上 QPSK 信号均采用 ANALOG DEVICES 官网 上的生成方法得到,从测试结果可以看出,通过 Zynq-7000 平台结合 AD9361,配合开源软件 iio-oscilloscope,搭建两路发射天线两路接收天线的 MIMO 通信系统.在加入定时频偏同步后,有效提升 了通信系统的性能,实现了 MIMO 系统的稳定通信.

参考文献

1 Venkatraman G Implementation of MU-MIMO schedulers on SoC. Asilomar Conference on Signals, Systems and

WWW.C-S-3.Org.Ch

Computers. IEEE. 2015. 1637-1641.

- 2 陆佳华,潘祖龙,彭竟宇.嵌入式系统软硬件协同设计实战指 南.北京:机械工业出版社,2013:137-142.
- 3 董伟,李建东,吕卓,贺鹏.MIMO 系统联合参数估计.西安电 子科技大学学报,2008,35(2):189-195.
- 4 严春林,李少谦,唐友喜,罗霄,房家奕.利用 CAZAC 序列的 OFDM 频率同步方法.电子与信息学报,2006,28(1):139-142.
- 5 杨春萍,王键,李道本.MIMO-OFDM 系统的同步算法.中南 大学学报(自然科学版),2010,41(2):578-584.
- 6 Zhang DH, Yu LR, Zhou P, Huang QY, Chen W. A high performance frequency offset estimation method for OFDM. 2013 3rd International Conference on Intelligent System Design and Engineering Applications. IEEE. 2013. 1637–1641.

- 7 Cho YS, Kim J, Yang WY, Kang CG. MIMO-OFDM wireless communications with MATLAB.北京:电子工业出版社, 2010:135–146.
- 8 Harikrishnan B, Raghul R, Shibu RM, Raveendran Nait K. All programmable SoC based standalone SDR platform for researchers and academia. 2014 First International Conference on Computational Systems and Communications. IEEE. 2014. 384–386.
- 9 何宗苗,姚远程,秦明伟.基于 Zynq-7000 的高速实时自适应 均衡器设计.电视技术,2014,38(15):88-91.
- 10 Shi TX, Guo WB, Yang L, Li A. Remote wideband data acquiring system based on ZC706 and AD9361.Wireless Symposium(IWS). IEEE. 2015. 1–4.

Research and Development 研究开发 265